

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
3 février 2005 (03.02.2005)

PCT

(10) Numéro de publication internationale
WO 2005/010926 A3

(51) Classification internationale des brevets⁷ :

H01L 21/60, G03F 7/00, H01L 21/68

(21) Numéro de la demande internationale :

PCT/FR2004/050335

(22) Date de dépôt international : 15 juillet 2004 (15.07.2004)

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

03 50352

18 juillet 2003 (18.07.2003)

FR

(71) Déposant (pour tous les États désignés sauf US) : COM-
MISSARIAT A L'ENERGIE ATOMIQUE [FR/FR];
31-33, rue de la Fédération, F-75752 Paris 15ème (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) : BRUN,
Jean [FR/FR]; 13, domaine de Rochagnon, F-38800
Champagnier (FR). PUGET, Christiane [FR/FR]; 42,
route de Grenoble, F-38120 Saint-Egrève (FR).

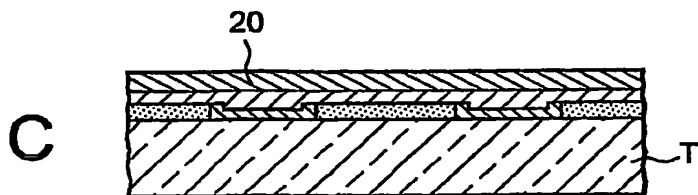
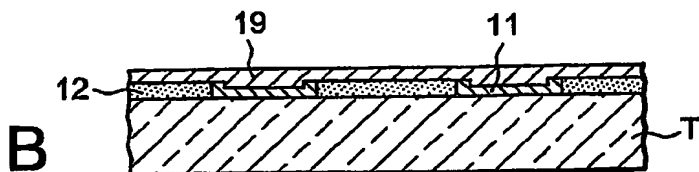
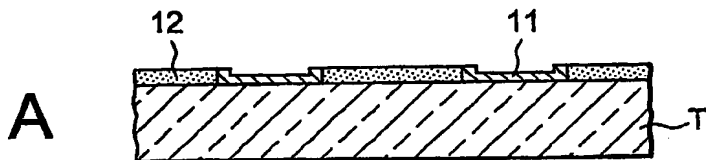
(74) Mandataire : LEHU, Jean; Brevatome, 3, rue du Docteur
Lancereaux, F-75008 Paris (FR).

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AT,

[Suite sur la page suivante]

(54) Title: PROCEDE DE FABRICATION DE FILM CONDUCTEUR ANISOTROPE

(54) Titre : PROCEDE DE FABRICATION DE FILM CONDUCTEUR ANISOTROPE



(57) Abstract: The invention relates to a method for production of an anisotropic conductive film which contains a layer of electrically-insulating material and conductive inserts therethrough, said method comprising the following steps: a) forming at least one layer of material, having through-holes, on a substrate, said layer being called the perforated layer, and b) filling said through-holes to form conductive inserts. Said method also comprises producing a mask which at least partially covers a first end of said conductive inserts and etching the unmasked section of the end of said conductive inserts, in order to obtain conductive inserts with tapered ends. Said invention applies to the formation of components (chips, integrated circuits) with high interconnection density.

(57) Abrégé : L'invention concerne un procédé de fabrication d'un film conducteur anisotrope comprenant une couche de matériau électriquement isolant et des inserts conducteurs traversants, ledit procédé comportant les étapes suivantes : a) formation sur un substrat (T) d'au moins une couche (21) de matériau présentant des trous traversants (22), ladite couche étant appelée couche ajourée, b) remplissage des trous traversants (22) pour former des inserts conducteurs (23). Le procédé comporte en outre la réalisation d'un masque

[Suite sur la page suivante]

WO 2005/010926 A3



AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— avec rapport de recherche internationale

(88) Date de publication du rapport de recherche internationale:

9 septembre 2005

(84) États désignés (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasién (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI,

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(26) recouvrant partiellement une première extrémité des inserts conducteurs (23) et la gravure de la partie non masquée de l'extrémité des inserts conducteurs (23) de façon à obtenir des inserts conducteurs (23) à extrémités en pointe. L'invention s'applique à la formation de composants (puces, circuits intégrés) à haute densité d'interconnexions.